



Salvador Ibarra Delgado

Tel. 52+ (492) 92566990 ext 4002

E-mail sibarra@uaz.edu.mx

Adscripción

Unidad Académica de Ingeniería Eléctrica de la UAZ

Posición Laboral

Docente Investigador Asociado C

Área de Especialidad

Arquitectura de computadoras

Cuerpo Académico

UAZ-CA-201 "Telecomunicaciones y Electrónica"

Semblanza

Profesor con perfil PRODEP titular de base de la Universidad Autónoma de Zacatecas, México. Adscrito a la Unidad Académica de Ingeniería Eléctrica, miembro del cuerpo académico CA-201 Telecomunicaciones y Electrónica. Graduado de Ingeniero en Sistemas Electrónicos por el Instituto Tecnológico y de Estudios Superiores de Monterrey en 1986. Realizó sus estudios de Maestría en Informática y Tecnologías Computacionales en la Universidad Autónoma de Aguascalientes obteniendo el título en 2006. Se encuentra realizando sus estudios de doctorado en la Universidad de Córdoba, España.

Sus principales líneas de investigación son: Arquitectura de computadoras, Diseño de sistemas embebidos para telecomunicaciones y procesamiento de imágenes. Ha dirigido más de 50 tesis de licenciatura en temas relacionados con diseño digital. Ha colaborado en el desarrollo de tesis de maestría principalmente en el área de diseño digital con el diseño e implementación de núcleos de propiedad intelectual para las telecomunicaciones.

Ha participado en eventos científicos nacionales e internacionales con trabajos relacionados a las líneas de generación y aplicación del conocimiento que el cuerpo académico cultiva.





Líneas de generación y Aplicación del conocimiento

- Sistemas embebidos para comunicaciones y visión por computadora
- Diseño de sistemas de interconexión para sistemas en chip

Últimos trabajos publicados:

- [1] M. Hernández-Calviño, S. Ibarra-Delgado, R. Sandoval-Aréchiga, J. Flores-Troncoso and L. García-Luciano, "Image Compressor IP-Core based on LOCO Algorithm for Space Photography Application," 2018 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), Ixtapa, Mexico, 2018, pp. 1-4, doi: 10.1109/ROPEC.2018.8661463.
- [2] S. Ibarra-Delgado, J. flores-Troncoso, H. Gamboa-Rosales, and R. Soule de Castro, "Algoritmo para la detección de zonas poco texturizadas en imágenes reales, para su uso en sistemas de visión estereoscópica," DIFU100ci@, Vol. 7, No. 1, pp. 25-31, August, 2013. ISSN : 2007-3585
- [3] J. Flores-Troncoso, L. Soriano-Equigua, J. Sanchez, S Ibarra-Delgado, R. Sandoval-Arechiga, J. L. Alvarez-Flores and J. M. Cervantes-Viramontes, "Modified super-orthogonal spacetime triells codesfor fast-block fading channels," DIFU100ci@, Vol. 6, No. 2, pp. 46-53, Dec. 2012. ISSN : 2007-3585
- [4] H. Gamboa-Rosales, R. Oliver-Reyna, Salvador Ibarra-Delgado, O. Vite-Chávez, R. OliveraReyna and J. I. De La Rosa-Vargas, "Concatenation point optimization by principal component analysis", DIFU100ci@, Vol. 6, No. 1, pp. 7-12, August, 2012. ISSN : 2007-3585.

Publicaciones en conferencias:

- [1] Salvador, S. Remberto, M. Brox and M. A. Ortiz, "Software defined network controller: A neat solution administration for reconfigurable multi-core NoC," 2017 International Conference on ReConFigurable Computing and FPGAs (ReConFig), Cancun, 2017, pp. 1-4, doi: 10.1109/RECONFIG.2017.8279821.
- [2] R. Sandoval-Arechiga, R. Parra-Michel, J. L. Vazquez-Avila, J. Flores-Troncoso and S. Ibarra-Delgado, "Software Defined Networks-on-Chip for multi/many-core systems: A performance evaluation," 2016 ACM/IEEE Symposium on Architectures for Networking and Communications Systems (ANCS), Santa Clara, CA, 2016, pp. 129-130, doi: 10.1145/2881025.2889474.



- [3] R. Sandoval-Arechiga, J. L. Vazquez-Avila, R. Parra-Michel, J. Flores-Troncoso and S. Ibarra-Delgado, "Shifting the Network-on-Chip Paradigm towards a Software Defined Network Architecture," 2015 International Conference on Computational Science and Computational Intelligence (CSCI), Las Vegas, NV, 2015, pp. 869-870, doi: 10.1109/CSCI.2015.45.
- [4] S. Ibarra-Delgado, J. R. Cózar, J. M. González-Linares, J. Gómez-Luna and N. Guil, "Low-textured regions detection for improving stereoscopy algorithms," 2014 International Conference on High Performance Computing & Simulation (HPCS), Bologna, 2014, pp. 676-680, doi: 10.1109/HPCSim.2014.6903753.
- [5] S. Ibarra-Delgado, M. H. Calvino, N. G. Mata and J. Gomez-Luna, "A robust and low resource FPGA-based stereoscopic vision algorithm," 2013 International Conference on Reconfigurable Computing and FPGAs (ReConFig), Cancun, 2013, pp. 1-6, doi: 10.1109/ReConFig.2013.6732265.
- [6] S. Ibarra-Delgado, M. Hernandez-Calviño, J. I. Benavides and J. Flores-Troncoso, "Evaluacion de medida de costo combinada, AD+census, con técnicas de agregación adaptable, para el cálculo de mapas de disparidad en imágenes estereoscópicas, XIV reunión de otonio, de Potencia, electrónica y Computacion (ROPEC 2012, INTERNACIONAL), Colima, México, 2012. ISBN: 978-607-95476-6-0
- [7] S. Ibarra Delgado, J. I. Benavides Benítez and M. Hernández Calviño, "Sistema modular desarrollado en FPGA, para el cálculo de mapas de disparidad de imágenes estereoscópicas", XXII Jornadas de Paralelismo, La Laguna, Tenerife, España, 2011. ISBN: 978-84-694-1791-1
- [8] S. Ibarra Delgado, J. I. Benavides Benítez and M. Hernández Calviño, "Diseño y evaluación de un acelerador hardware configurable para realizar la convolución, acoplado como periférico al Microblaze", XXI Jornadas de Paralelismo, Valencia, España, 2010. ISBN: 978-84-694-1791-1